

難しい。このため、上記の表面荒れを防止するために、ド
ーピング濃度を低下させると、電極部の接触抵抗が高く
なる。その結果、素子の動作電圧が高くなるとともに、
発熱も大きいという問題が生ずる。

【0011】本発明は、かかる種々の課題の認識に基づいてなされたものである。すなわち、その目的は、動作電圧の上昇や歩留まりの低下を抑えながら、光の取り出し効率が高い半導体発光素子を提供することにある。

【0012】
 課題を解決するための手段）本発明の半導体発光素子は、発光層と、前記発光層上に形成された強化物半導体層と、前記強化物半導体層上に形成された透明電極層とを備え、前記透明電極の表面に導光性を有する稜角又は複数のレンズ形状の凸部が形成されていることを特徴とする。

【0013】また、本発明の半導体発光素子は、発光層と、前記発光層上に形成された窒化物半導体層と、前記窒化物半導体層上に形成された透明電極と、前記透明電極上に形成された光取り出し層と、前記光取り出し層の表面に集光性を有する単数又は複数のレンズ形状の凸部が形成されていることを特徴とする。

【0014】

【発明の実施の形態】以下に図面を参照しつつ、本発明の発光素子の形態について説明する。図1は、本発明の半導体発光素子を表す斜視概念図である。すなわち、同図の半導体発光素子は、サブファイバ基板1の上にGaNバッファ層2（図示せず）、n型GaN層3、InGaN発光層4、p型GaN層5が順次積層された構造を有する。また、InGaN発光層3およびp型GaN層4は選択的にエッチング除去されて、n型GaN層2が露出されている。p型GaN層4の上には、一部に電流阻止層6の形成が行われている。そして、p型GaN層4とその絶縁層7が形成されている。また、p型GaN層4の上面には、p側透明電阻13が形成され、その上面にp側のボンディングパッド6が電接的に積層されている。また、n型GaN層2の上には、n側電阻5が形成されている。

【0015】本発明の特定の点のひとは、p型GaAs 4の表面に凹凸状の加工が施されている点にある。すなわち、図示した例においては、p型GaAs 4の表面上にシリンドリカル、レンズ状の複数の凸部が形成されている。p型GaAs 4の表面をこのように加工することにより、活性層3から放出された光の取り出し効率を改善することができる。

【0016】すなわち、図10に示した従来例のように光の取り出し面が平面であるとき、活性層から放出された光のうち、図10(a)に示すように、法線角 θ が臨界角 θ_c より大きい場合には、全反射が生じ、光は活性層内に閉じ込められてしまう。一方、図10(b)に示すように、法線角 θ が臨界角 θ_c 以下の場合には、光は屈折して外部へ出ていくことになる。

た、全反射された光も、凹凸面において反射を繰り返して、その過程において、臨界角よりも小さい法線角度で凹凸部の表面に入射した時に、外部に通り返けることができるようになる。

【0017】つまり、従来の平面状の光取り出し面の場合と比べて、凹凸面の場合には、臨界角である21.9°よりも小さい法線角で入射する確率が増大する。その結果として、活性層3から放出された光を外部に取り出すことのできる効率、すなわち外部量子効率を大幅に改善することができる。

【0018】また、本実施形態においては、p型GaN層4の表面の凸状部は複数のシリンドリカル・レンズあるいはロッドレンズとしても作用する。従って、これらの凸状部の下方の活性層の線状部分から放出された光は、それぞれのシリンドリカル・レンズによって集光され、複数の線状のビームとして放出される。

【0019】一方、本発明による半導体発光素子のひとつの特徴点は、 p -型GaN層4の表面付近にマグネシウム(Mg)が高濃度で含有されていることである。すなわち、後述詳述するように、本発明においては、素子の製造工程において、 p -型GaN層4の表面にマグネシウムを含む金属層を一旦堆積し、熱処理を施してマグネシウムをGaN層4の表面面に拡散させた後に、この金属層を除去して、 p -型GaN層13を形成する。このような独特のプロセスによって、 p -型GaN層4の表面付近のキャリア濃度を上昇させ、透明電極13とのオーミック接合を確立することができ、その結果として、素子の動作電圧を低減させ、特性を改善することとなる。

【0020】さらに、このようにマグネシウムをp型GaIn層4の表面部を高濃度ドーピングすることによって、p型GaIn層4の「面流れ」を回避することによって、すなわち、本発明においては、p型GaIn層4の表面に凹凸を設けるために、GaIn層4をある程度厚く形成する必要がある。しかし、p側電極とのオームミック接合を確保するために型ドーピングを高い濃度でドーピングしつつ、GaIn層を厚く形成すると「面流れ」が発生するという問題があった。このような「面流れ」が発生すると、本発明のような凹凸の加工を施した後も、その表面の結晶品質は良好でなく、諸特性が低下する。例えば、面流れにより電極剥がれが起こりやすくなり、歩留まりが低下する。

【0021】これに対して、本発明によれば、成長後にマグネシウムを導入するので、p型GaN層4の成長に際しては、ドーピング過度をさほど高くする必要がない。従って、「面荒れ」を招くことなく、GaN層4を厚く成長することが可能となる。

【0022】次に、本発明の発光素子の製造方法の具体例について説明する。

【0023】図2及び図3は、本発明の発光素子の要部

製造方法を表す概略工程断面図である。すなわち、これらの図は、図1に示したA-A線で切断した断面の一部を表す概略断面図である。

【0024】まず、図面(a)に表したように、サファ
イア基板の上に、図示しないGaNバッファ層、n型
層1、InGaN発光層3、p型GaN層4を順
次結晶成長する。結晶成長法としては、例えば、MOC
VD (metal-organic chemical vapor deposition)
法、ハイドライドCVD法、あるいはMBE (molecu
lar beam epitaxy) などの方法を採ることができる。

トパターンを形成する。具体的には、p型Ga_{0.4}In_{0.6}の表面にレジストを塗布し、PEP (photo-engraving process) 法によりパターンニングして、複数の平行的なストライプ状のレジストパターン30を形成する。レジストパターン30の具体的な寸法は、活性層3から光取り出し面までの距離や、発光素子が使用される光学系において要求される光強度分布などに応じて適宜決定することが望ましい。具体的には、例えば、レジストパターン30のストライプの幅及び間隔をそれぞれ数ミクロン程度とすることができ、

【0026】次に、図2(c)に表したように、レジスタバスター300の形状を加工する。具体的には、熱処理を施すことにより、スリム形状のレジスタを軟化させる。横断面が半円状の「まぼほこ形状」に変形させる。【0027】次に、図2(d)に表したように、レジスタバスター300の形状を型GaN層4に転写する。具体的には、レジスタバスター300の上からRIE (reaction etching) やイオンミリング (ion milling) 等の方法によりエッチングされる。すると、レジスタバスター300が順次エッチングされ、さらに、その下のp型GaN層4も順次エッチングされる。このようにして、p型GaN層4の表面にレジスタバスター300の断面形状に似た凹凸を形成することができ、

【0028】ここで、レジストパターン30の断面形状と、加工後のp型Ga_{0.4}層4の表面凹凸の断面形状との関係は、レジストパターン30のエッチング速度に、すなわち、エッチング速度2300のエッチング速度に對して、p型Ga_{0.4}層4のエッチング速度の方が速い場合に強調される。一方、レジストパターン30のエッチング速度に對して、p型Ga_{0.4}層4の凹凸は、レジストパターン30のエッチング速度の方が速い場合には、p型Ga_{0.4}層4の凹凸は、レジストパターン30とほぼ等しい。故って、p型Ga_{0.4}層4の凹凸の形状とエッチング速度の比較を適宜判断することにより制御することができ、【0029】次に、図3(a)に表したように、まず、凹凸形状を加工したp型Ga_{0.4}層4の表面全体にMg(マグネシウム)層40とAu(金)層42を順次蒸着し、熱処理を施す。ここで、Mg層40の厚度は例えば

10nm, Au層42の厚率は例えば100nmとすることできる。また、熱処理の温度を、300℃以上とすることにより、良好な結果が得られる。例えて、750℃で20秒間程度のラッシュアニールを施すことが効果的である。この工程により、MgがGaN層44の表面に拡散して、表面のキャリア濃度を十分に高くすることができ、この場合、Au(金)層42は、いわゆる「キャップ層」として作用する。すなわち、Mg層40の上面にAu層44を設けることにより、Mg層40を保護すること防止し、GaN層44へのMgの拡散を促進することができ、また、こので行う熱処理は、RIEやイオン・ミリングなどのドライアソセスによる半導体表面に与えられるダメージを軽減して結晶性を回復させるにも有効と作用する。

【0030】ここで、Mg層とAu層の積層構造を堆積する代わりに、Mg層とIn（インジウム）層を積層しても良い。または、Mg層とInの少なくともいずれかとも良い。また、AuまたはInの少なくともいずれかにMgを含有させた合金層を堆積しても良い。Inを用いると、Ga層の表面付近に、MgとともにInも堆積し、局所的にIn-Gaの濃層が形成される。In-Ga、Inは、GaNと比較してバンドギャップが小さいこと、p型電阻とのオーミック接触をさらに良好することができ、

【0031】また、p型のドーパントとしては、Mgの他にも、各種のII族元素を用いることができると考えられる。例えば、Be（ベリリウム）、Hg（水銀）、Zn（亜鉛）、Cd（カドミウム）などを用いても良好な結果が得られる可能性がある。さらに、p型ドーパントとしては、C（炭素）などの各種の材料を用いることができる。

【0032】次に、図3(b)に表したように、蒸着したMgを層402Au層42をエッチングにより除去する。この状態で、p型GaIn層4の表面は、Mgが高い濃度でドーピングされている。このようにMgを層402Au層42を除去することにより、この後に形成する電極の「はがれ」を解消することができ、すなわち、本発明の発明者の実験材料によれば、p型GaIn層4とp型電極との間に細が埋め込まれた。これに対して、本発明によれば、Mgを層402を除去することにより、p型電極の表面を除去することができ、同時に、これらの金属層を除去することによって、光取り出し面の透明性を確保し、発光強度を改善することもできる。

【0033】次に、図3(c)に表したように、n側電極5を形成する。具体的には、まず、p型GaN層4と活性層3を部分的にエッチングして、n型GaN層2を露出させる。そして、熱CVD法によりSiO₂膜7を堆積し、PEP法を用いてパターンニングする。さらに、エッチングにより露出させたn型GaN層2の上にTi層8を堆積させる。

層5aとAu層5bを蒸着し、リフトオフによりパターンニングして、800℃で20秒間程度フラッシュアニールを施すことにより、n型電極5を形成する。

【0034】次に、図3(d)に表したように、p側電極13を形成する。具体的には、p型Ga_{0.4}N層4の表面のSiO₂膜7をPEP法によりパターンニングして部分的に除去する。そして、凹凸加工されたp型Ga_{0.4}N層4の上に、透明金電極として真空蒸着法により厚さ5nmのNi(ニッケル)層13aを堆積し、さらに、スパッタ法によりITO(indium tin oxide)透明電極13bを形成する。なお、Ni(ニッケル)層13aの代わりに、Pt(白金)層を用いても良い。このように、ITO層13bの下にNiやPtなどの金属層13aを設けるとITO層の付着強度を改善し、さらに接触抵抗も低下させることができる。

【0035】さらに、金(Au)などを堆積しPEP法によってパターンニングすることによって、ITO透明電極13と接続されたボンディングパッド6を形成する。

【0036】ここで、p型Ga_{0.4}N層4の表面に残されたSiO₂膜7は、ボンディングパッド6の下層での発光を防いで、発光効率を改善する役割を有する。なお、n型Ga_{0.4}N層2を部分的に露出させた後に形成したSiO₂膜7は、図3(c)及び(d)に表したように、発光層3の側面が露出しているメサ側面にも形成されており、また、n側電極部分と透明電極とp側電極の重なり部分を除くp側電極の周囲にも形成されている。

【0037】図4は、このようにして得られた半導体発光素子の特性を表すグラフ図である。すなわち、図4(a)は電流-電圧特性、図4(b)は電流-光パワー特性をそれぞれ表す。また、これらの特性図において、図10に表した従来の半導体発光素子の特性も併せて示した。

【0038】図4(a)の電流-電圧特性をみると、従来の素子の場合には、3ボルトにおいて動作電流は約1ミリアンペアであり、電圧を増加に伴う電流の立ち上がりは緩慢である。これに対して、本発明の素子の場合には、3ボルトにおいて5ミリアンペアが得られ、電圧の増加に伴って電流は急激に立ち上がっている。本発明の素子は、電流値が3.2ミリアンペアの時の電圧が約3.2ボルトと低く、従来の素子と比較して動作電圧を10%以上低下させることができる。

【0039】一方、図4(b)の発光特性をみると、本発明の素子は、従来の素子に比べて出力が倍増していることが分かる。例えば、動作電流20ミリアンペアにおける光出力をみると、従来の素子では0.45ミリワットであるのに対して、本発明の素子では0.95ミリワットが得られている。このように、本発明により、光取り出し面に凹凸を設けることによって光の取り出し効率が向上し、従来の2倍以上の光出力力が得られた。

たものと同様、活性層3から放出された光を外部に取り出すことのできる確率、すなわち外部量子効率を大幅に改善することができる。

【0051】さらに、本変形例によれば、図2(c)に示して前述したようなレジストパターンを軟化工程が必要であり、製造が容易であるという利点も有する。

【0052】次に、本発明の第3の変形例について説明する。

【0053】図7は、本発明の第3の変形例を表す概念斜視図である。同図においては、図1乃至図3に示して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N層4の表面に、単一の半球レンズ状の凸状部12が形成されている。このようにしても、光の取り出し効率すなわち、外部量子効率を改善することができる。

【0054】本変形例の凹凸形状も、図2に示して前述したプロセスと同様に形成することができる。すなわち、p型Ga_{0.4}N層4の上にレジストを円形のパターンで厚く形成し、加熱軟化させることによって単一の半球形状の形状に成形し、エッチングすることにより図7に表したようなレンズ形状を形成することができる。

【0055】本変形例においても、図1に示して前述したものと同様、活性層3から放出された光を外部に取り出すことのできる確率、すなわち外部量子効率を大幅に改善することができる。

【0056】さらに、本変形例によれば、p型Ga_{0.4}N層4の表面の凸部を単一のレンズ状としたことにより、高効率な光効果が得られ、ファイバなどへの結合効率を改善することができる。

【0057】次に、本発明の第4の変形例について説明する。

【0058】図8は、本発明の第4の変形例を表す概念斜視図である。同図においては、図1乃至図3に示して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においては、p型Ga_{0.4}N層4の表面は平面であり、その上に堆積されたp側透明電極13の表面が凹凸状に加工されている。このようにしても、光の取り出し効率を改善することができる。

【0059】すなわち、透明電極13として多用されるITOの屈折率は、約2.0であり、p型Ga_{0.4}N層4の屈折率2.67に対して近い。従って、p型Ga_{0.4}N層4と透明電極13との面では、全反射は殆ど生じることがなく、光は通り抜けることができる。そして、透明電極13に射入した光は、図1に示して前述した場合と同様にその凹凸面において境界角より小さい法線角度で入射する確率が高くなり、その結果として、光の取り出し効率を改善することができる。

【0060】さらに、本変形例によれば、p型Ga_{0.4}N層4の表面を加工する必要がないため、加工に伴って生じる損傷を解消することができる。例えば、p型Ga_{0.4}N層4の表面を凹凸状に加工するために過度のアブラマや荷電粒子に曝すと、p型Ga_{0.4}N層4の表面が変質し、p側電極とのオーミック接触が劣化するなどの問題が生ずることもある。これに対して、本変形例によれば、p型Ga_{0.4}N層4の表面を加工する必要がないので、オーミック接触を維持することが容易となる。

N層4の表面を凹凸状に加工するために過度のアブラマや荷電粒子に曝すと、p型Ga_{0.4}N層4の表面が変質し、p側電極とのオーミック接触が劣化するなどの問題が生ずることもある。これに対して、本変形例によれば、p型Ga_{0.4}N層4の表面を加工する必要がないので、オーミック接触を維持することが容易となる。

【0061】また、本変形例においては、p型Ga_{0.4}N層4の表面に凹凸を形成する必要がないので、p型Ga_{0.4}N層4をそれ程厚く成長する必要がない。

【0062】透明電極13の表面に設ける凹凸のパターンは、図示したものには限定されず、図1〜図3に示したようなパターンも同様に応用することができる。また、そのパターン法は、活性層3から放出される光の波長よりも大きくすることが望ましい。すなわち、図示した例においては、凹凸のストライプの幅や高さを500ナノメートル程度よりも大きくすることが望ましい。

【0063】一方で、ITOなどの透明電極は、数ミクロン程度まで厚く堆積することが困難であるので、凹凸のストライプの幅や高さを1ミクロン以下に形成する必要がある場合もある。このような微細なパターンを形成する方法としては、例えば、「干渉露光法」がある。これは、光半導体素子の回路パターン(グレーティング)を形成する際に用いられる方法であり、波長が異なる2つのレーザ光を合成し、ハーフミラーを介して2光束に分割し、それぞれの光束を対称に位置にある全反射ミラーでそれぞれ反射させて対称物に入射させることによって「干渉縞」を生じさせる方法である。このようにして得られた干渉縞により、レジストを露光することにより、微細なストライプ状パターンを形成することができる。

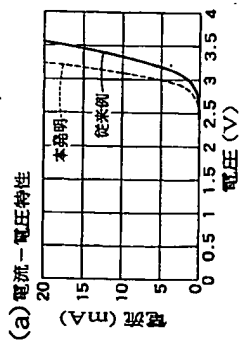
【0064】レーザ光としては、例えば、He-Cdレーザ(波長:325ナノメートル)とArレーザ(波長:351ナノメートル)を用いることができる。

【0065】また、このような微細パターンを形成する方法として、「電子ビーム露光法」も挙げることができる。これは、電子線に対して感光性を有する材料をマスクとして用い、電子ビームを走査することにより、所定のパターンを形成する方法である。

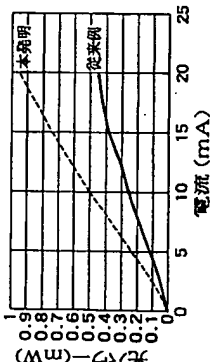
【0066】次に、本発明の第5の変形例について説明する。

【0067】図9は、本発明の第5の変形例を表す概念斜視図である。同図においても、図1乃至図3に示して前述した部分と同一の部分には、同一の符号を付して詳細な説明は省略する。本変形例においても、p型Ga_{0.4}N層4の表面は平面であり、その上には、p側透明電極13が堆積され、さらにその上に透光性を有する光取り出し層20が設けられている。そして、光取り出し層20の表面が凹凸状に加工されている。このようにしても、光の取り出し効率を改善することができる。また、本変形例においても、p型Ga_{0.4}N層4の表面に凹凸を形成する必要がないので、加工に伴う損傷を防ぎ、p型Ga_{0.4}N層4の表面を凹凸状に加工するために過度のアブラマや荷電粒子に曝すと、p型Ga_{0.4}N層4の表面が変質し、p側電極とのオーミック接触が劣化するなどの問題が生ずることもある。これに対して、本変形例によれば、p型Ga_{0.4}N層4の表面を加工する必要がないので、オーミック接触を維持することが容易となる。

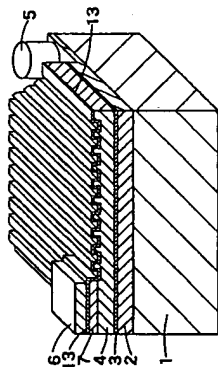
【図4】



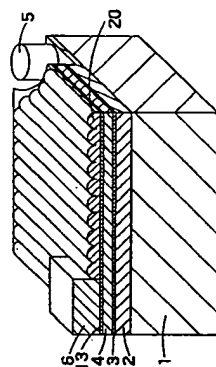
(b) 電流-光パワー特性



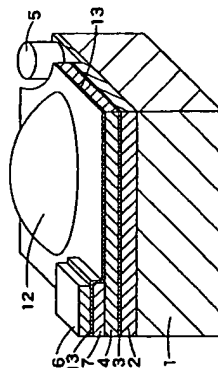
【図6】



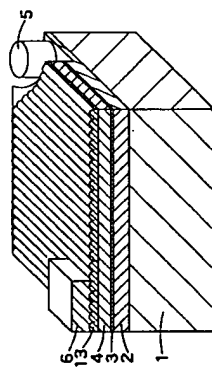
【図9】



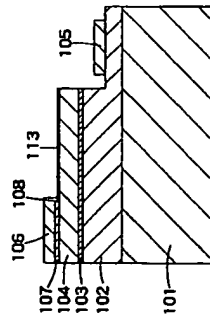
【図7】



【図8】



【図10】



フロントページの続き

(72)発明者 野崎千晴
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝マイクロエレクトロニクスセン
ター内

Fターム(参考) 5F041 A403 CA04 CA34 CA40 CA46
CA49 CA57 CA64 CA74 CA83
CA88 CA99 EE17